

(43) Date of publication of application: **05.08.1997**

(21) Application number: **08011096**
(22) Date of filing: **25.01.1996**

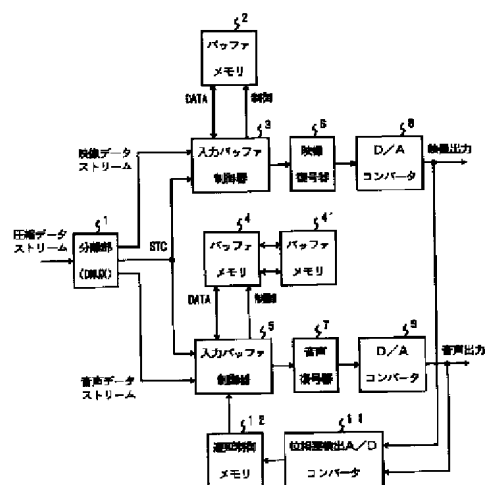
(72) Inventor: **NAKAMURA NATSUKI**

(57) Abstract:

SOLUTION: A phase error detection A/D converter 11 applies A/D conversion to a phase error signal obtained by comparing a video output and a sound output to store the result to a delay control memory 12 as a phase error. The phase error is read from the delay control memory 12 in the case of transmission of the video signal and the sound signal and a data storage amount in the buffer memory 4 is controlled via an input buffer controller 5 to change a delay time of sound data. The control is operated to eliminate a phase dif-

ference of a timing signal of the video signal and that of the sound signal. Thus, the phase matching between the video output and the sound output is easily conducted.

COPYRIGHT: (C)1997,JPO



特開平9-205625

(43) 公開日 平成9年(1997)8月5日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/08			H 0 4 N 7/08	1 0 1
7/081				Z

審査請求 未請求 請求項の数 1 O L (全 6 頁)

(21) 出願番号 特願平8-11096

(22) 出願日 平成8年(1996)1月25日

(71) 出願人 000005429

日立電子株式会社

東京都千代田区神田和泉町1番地

(72) 発明者 中村 夏樹

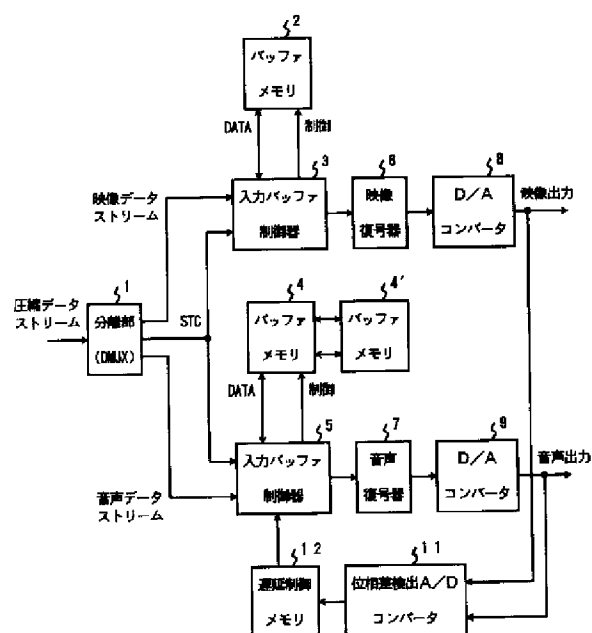
東京都小平市御幸町32番地 日立電子株式会社
小金井工場内

(54) 【発明の名称】 映像音声多重化伝送装置の同期方法

(57) 【要約】

【課題】 受信装置出力において、映像と音声との位相が合うように容易に調整できるようにすることを目的とするものである。

【解決手段】 まず、映像信号、音声信号に同じタイミングの信号が入った試験信号を送送する。受信装置の映像信号、音声信号出力で、このタイミング位相を比較し、位相誤差信号を生成する。この位相誤差信号をA/D変換し、これでバッファメモリに蓄積されるデータ量を制御する。そして、得られた位相誤差値をメモリに記憶しておき、通常の映像信号、音声信号の伝送時に、蓄積データ量を制御する補正信号として使用する。



【特許請求の範囲】

【請求項1】 映像信号と音声信号を多重化伝送し受信再生する装置において、映像信号と音声信号に同時刻のタイミング信号をそれぞれ付加した試験信号を伝送し、受信装置出力で、受信した上記試験信号から抽出したそれぞれのタイミング信号間の位相誤差を検出し、これをフィードバックして映像または音声用のバッファメモリ量を制御し、両信号の位相が一致するように制御し、この制御値をメモリに記憶しておき、通常の映像信号と音声信号の伝送時、上記記憶された制御値を読み出し、該制御値に基づき、上記受信装置出力における映像、音声間の出力信号時間誤差を小さくするよう制御することを特徴とした映像音声多重化伝送装置の同期方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はディジタル信号を使って画像、音声信号を圧縮多重伝送し、これを受信再生する装置の改良に関するものである。

【0002】

【従来の技術】近年、映像情報、音声情報の圧縮技術の発展によって、信号のビットレートを下げることが可能となり、容量の小さな伝送路でも高品質の画像、音声を送ることができるようになった。この伝送路を流れる画像、音声のデータ群は、時分割多重を使ったパケットによる伝送方式が用いられている。プログラム・ストリーム(P S)方式の例で説明すると、パケットによる多重化とは、映像、音声を多重するとき、映像、音声を、それぞれパケットと呼ばれるある長さのストリームに分割し、そのヘッダ部に復号の時刻管理情報であるプレゼンテーション・タイム・スタンプ(P T S)等の付加情報を付けた映像パケット、音声のパケットと、さらにシステム時刻基準参照値(S C R)を、適宜切り換え、時分割伝送する方式である。P T Sは、クロック周波数90 K H zで、33ビット長の時間情報で、映像、音声のそれぞれのパックの時間を示したものである。映像、音声は、それぞれ複数パケットを束ね、パックと呼ぶ構成単位でまとめられる。パックの先頭部にパックヘッダがあり、ここで送られる付加情報の中にシステムの基準時間を示すS C Rがある。S C Rはクロック周波数90 K H zで33ビット長で、その周期は、通常、50 msec程度に設定される。

【0003】図2は、従来技術の受信側の一例を示すブロック図である。受信された多重圧縮データストリームは、分離部(D M U X)1で、映像、音声等の各個別のストリーム部分を分離して、それぞれのバッファメモリ2, 4を通してそれぞれの復号器6, 7に送られる。入力バッファ制御器3の動作を図3で説明する。これは、映像データについてまとめたものである。映像データストリームは、入力バッファ制御器3の分離部3 aで映像データ、P T S、S C Rに分離される。S C Rは、シス

テム時刻基準参照値で、パックの先頭のパックヘッダ部分に付けられ、同期再生用の付加情報として、図示しない送信側符号器から送られ、S C R抽出部3 bで抽出される。S T Cカウンタ3 cは、伝送開始時にS C Rの値にセットされ、その後は、システムタイムクロック(S T C)をカウントする動作を行う。S T Cカウンタ値は、S C R値と比較され、S C Rの値に一致するように、増幅器／ローパスフィルタ(A M P / L P F)3 d、V C O 3 e、S T Cカウンタ3 cから成るP L L回路が動作する。

【0004】また、S T Cカウンタ値は、時間比較器3 fで再生出力の時刻管理情報P T Sと比較され、時間エラーとしてバッファメモリ2を制御する。すなわち、P T Sの値がS T Cカウンタ値と一致すると、バッファメモリ2にデータを書き込む。このバッファメモリ2は比較的容量の小さなメモリであるが、ある周期で送られてくるデータを蓄積し、あるクロック信号で連続して読み出されるが、このバッファメモリ2は、破綻しない程度のメモリ容量を持つ必要がある。メモリ容量が大きくなるほどP T Sとバッファメモリ出力のデータとの時間差が大きくなる。音声データも同様にS T Cカウンタ値とP T Sとが一致したときデータが出されるので、映像と音声とは同期したデータを出すことになる。図2において、映像データは入力バッファ制御器3によって制御され、S T Cカウンタ値に合わせてバッファメモリ2に蓄積され、連続データとなって、映像復号器6に送られる。音声データは、入力バッファ制御器5によって制御され、S T Cカウンタ値に合わせてバッファメモリ4に蓄積され、連続データとなって音声復号器7に送られる。

【0005】これらの制御により、映像復号器6に入る映像データストリームと、音声復号器7に入る音声データストリームの位相は、S T Cを通して一定関係になり、映像と音声の位相は一致する。しかし、復号器入力から受信装置出力までの回路の遅延時間、たとえば、映像の場合の映像復号器6とD / Aコンバータ8との合計遅延時間と、音声の場合の音声復号器7と音声用D / Aコンバータ9の合計遅延時間とは一致しないため、出力においては、映像、音声間に位相差が生じる。従来技術においては、この位相差は無視するか、または図2に示すように、音声、または映像ラインに遅延用メモリR A M 10を入れ、位相差が少なくなるようにしてきた。

【0006】

【発明が解決しようとする課題】従来技術においては、受信装置出力での映像信号、音声信号の出力位相を一致させる目的で、図2の遅延用メモリR A M 10を、音声または映像ラインに設けている。このとき、次の点に問題が生じる。

1) R A M 10で遅延させる信号は、データ信号だけでなく、クロック信号、タイミング信号、その他補助情報

信号も同時遅らせる必要があり、メモリ容量が大きくなる。

2) 出力信号の位相差を視覚、聴覚で判断するのは困難である。また測定器を使って位相差を求め、RAM10を手動で調整して位相を合わせることは、多大の労力を要する。

本発明はこれらの欠点を除去し、受信装置出力において、映像と音声との位相が合うように容易に調整できるようにすることを目的とするものである。

【0007】

【課題を解決するための手段】本発明は上記目的を達成するため、まず、映像信号、音声信号に同じタイミングの信号が入った試験信号を伝送する。受信装置の映像信号、音声信号出力で、このタイミング位相を比較し、位相誤差信号を生成する。この位相誤差信号をA/D変換し、これでバッファメモリに蓄積されるデータ量を制御する。そして、得られた位相誤差値をメモリに記憶しておき、通常の映像信号、音声信号の伝送時に、蓄積データ量を制御する補正信号として使用する。ここで、蓄積データ量が増えれば遅延時間が大きくなるため、このように蓄積データ量を制御することによって、受信装置の映像、音声の出力位相差をなくすることができる。つまり、復号器入力での映像、音声の位相は、STCとPTSとの時間を合わせることによって一致できる。また、復号器から受信装置出力までの映像と音声の遅延時間の差は、所定の試験信号を伝送路に流すことによって検出でき、この検出値で映像または音声のバッファメモリの蓄積量を制御し遅延時間を変えて、両出力の位相を一致させることができる。

【0008】

【発明の実施の形態】図1は本発明の全体構成を示すブロック図である。圧縮データ・ストリームは分離部1で、映像データ・ストリーム、STC、音声データ・ストリームに分けられる。映像データ・ストリームは入力バッファ制御器3に入り、データとPTSとに分けられる。ここでPTSとSTCとが比較され、PTSとSTCとが一致すると、データはバッファメモリ2に書き込まれる。書き込まれたデータは、短時間蓄積され、所定のクロック周波数で連続して読み出され、映像復号器6で復号され、D/Aコンバータ8でアナログ信号となって出力される。音声データ・ストリームの場合も同様に入力バッファ制御器5に入り、データとPTSとに分けられる。ここでPTSとSTCとが比較され、PTSとSTCとが一致するとデータはバッファメモリ4に書き込まれる。書き込まれたデータは短時間蓄積され、所定のクロック周波数で連続して読み出され、音声復号器7で復号され、D/Aコンバータ9でアナログ信号となって出力される。なお、映像復号器6の入力と音声復号器

7の入力では、従来の技術と同様に、映像データのPTSとSTCを、音声データのPTSとSTCとに合わせデータを送るので、映像と音声とは同期している。

【0009】ここで、映像信号と音声信号が、受信装置出力で位相が合うようにするため、同時刻タイミング信号を映像信号、音声信号それぞれに挿入した試験信号を伝送する。そして、映像出力と音声出力を、位相差検出A/Dコンバータ11に入力し、それぞれのタイミング信号の位相差を検出し、A/D変換する。検出した位相差信号を位相誤差値として、遅延制御メモリ12に記憶する。この記憶された位相誤差値は、通常の映像信号と音声信号の伝送時に、遅延制御メモリ12から読み出され、入力バッファ制御器5に入り、バッファメモリ4のデータ蓄積量を制御して音声データの遅延時間を変える。この制御は、映像出力と音声出力のタイミング信号の位相差がなくなるように動作する。バッファメモリの蓄積量の制御はメモリのデータ書き込み、読み出しを制御することによって実現できる。また映像出力、音声出力の位相差が大きく、バッファメモリ4のメモリ容量では補正できない場合、バッファメモリ4に大容量のバッファメモリ4'を追加してデータ蓄積量を増やし、同様に制御することができる。出力位相差値はメモリに記憶されるので、通常の映像、音声信号に対しても安定して動作できる。ここでは音声データを遅延させることで説明したが、映像データを遅らす場合もあり、このときも同様の方法で制御することができる。

【0010】

【発明の効果】本発明は映像出力、音声出力の位相を合わせるための回路を追加することにより次の効果がある。

1. 試験信号を使って映像と音声との位相を正確に、しかも容易に合わせることができる。
2. 試験信号による映像と音声の位相差値は、メモリに記憶されるので、通常の映像、音声に対しても、同様の制御によって出力信号の位相を合わせることができる。

【図面の簡単な説明】

【図1】本発明の多重伝送装置の受信側の全体構成を示すブロック図

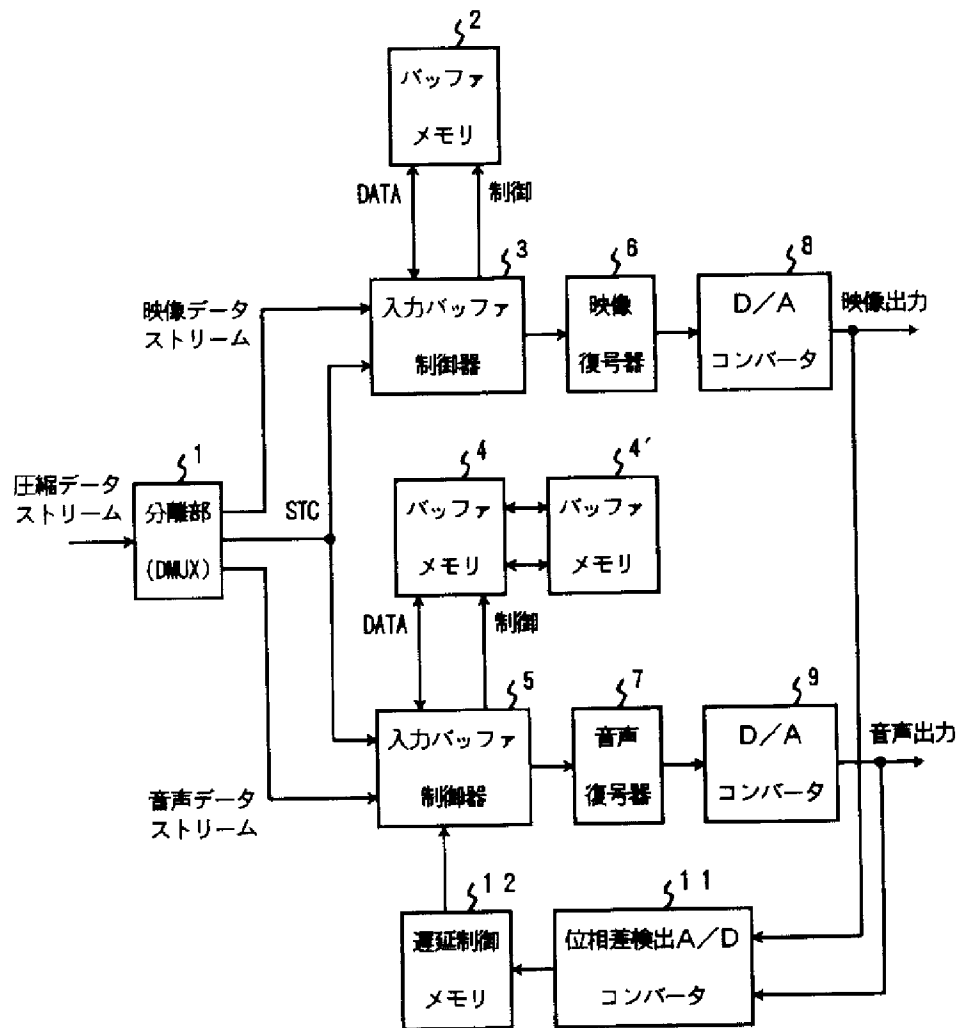
【図2】従来技術の多重化伝送装置の受信部の全体構成を示すブロック図

【図3】一般的な映像同期システムの動作を示すブロック図

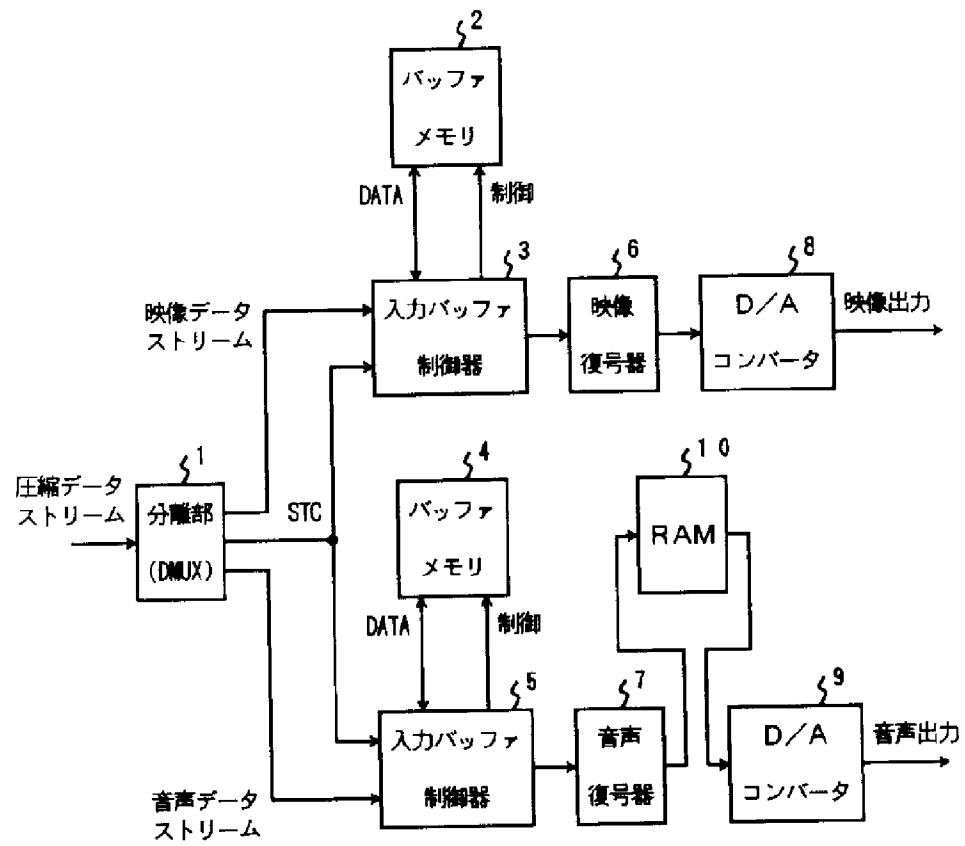
【符号の説明】

1：分離部、2，4：バッファメモリ、3，5：入力バッファ制御器、6：映像復号器、7：音声復号器、8，9：D/Aコンバータ、11：位相差検出A/Dコンバータ、12：遅延制御メモリ。

【図1】



【図2】



【図3】

